

V3-9805-75-B (5)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-148569

(43)Date of publication of application : 07.06.1996

(51)Int.Cl.

H01L 21/768

H01L 21/316

H01L 29/78

(21)Application number : 06-290099

(71)Applicant : KAWASAKI STEEL CORP

(22)Date of filing : 24.11.1994

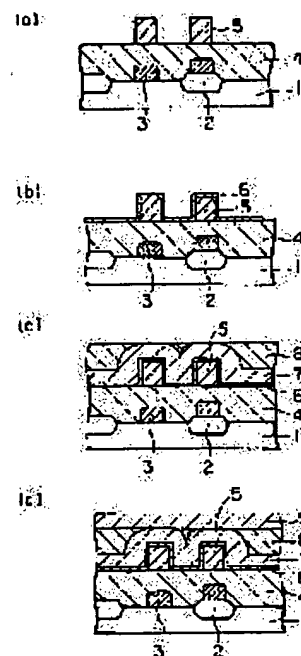
(72)Inventor : MITOMO TORU

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To provide a semiconductor device with a layer insulation film which can hold characteristic of a functional element good without deteriorating burying property.

CONSTITUTION: An isolation silicon oxide film 2 is formed in a p-type silicon substrate 1. Thereafter, a gate electrode 3 and a source region and a drain region are formed and an MOS transistor is formed. A silicon oxide film is deposited all over a substrate and a first layer interlaminar oxide film 4 is formed. Then, a first metal wiring 5 is formed and an amorphous carbon film 6 is further formed all over a substrate. A p-TEOS film 7 and an SOG film 8 are formed on the amorphous carbon film 6 and a p-TEOS film 9 is formed as a cap. As a result, the amorphous carbon film 6 is formed between an MOS transistor and a water containing layer insulation film.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-148569

(43) 公開日 平成8年(1996)6月7日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	FI	技術表示箇所
H01L 21/768				
21/316	M			
29/78				
			H01L 21/90	M
			29/78	301 X
			審査請求 未請求	請求項の数2 OL (全5頁)

(21) 出願番号 特願平6-290099

(22) 出願日 平成6年(1994)11月24日

(71) 出願人 000001258

川崎製鉄株式会社

兵庫県神戸市中央区北本町通1丁目1番28号

(72) 発明者 三友 亨

東京都千代田区内幸町二丁目2番3号 川崎製鉄株式会社東京本社内

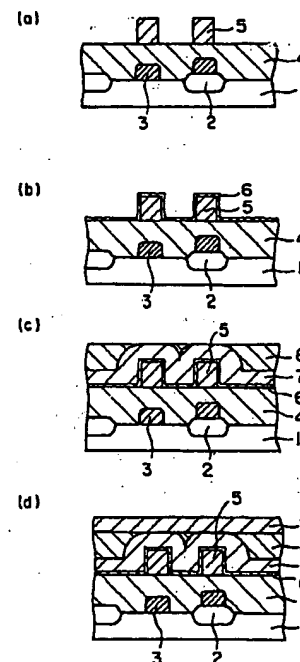
(74) 代理人 弁理士 長谷川 芳樹 (外3名)

(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】 埋め込み性を劣化させることなく、かつ、機能素子の特性が良好に保てる層間絶縁膜を備えた半導体装置を提供する。

【構成】 p型シリコン基板1に素子分離用シリコン酸化膜2が形成される。その後、ゲート電極3およびソース領域およびドレイン領域が形成されてMOSトランジスタが形成される。次に、シリコン酸化膜が基板全面に堆積され、第1層間酸化膜4が形成される。その後、第1メタル配線5が形成され、さらに基板全面にアモルファスカーボン膜6が形成される。次に、このアモルファスカーボン膜6上にp-TEOS膜7、SOG膜8が形成され、キャップとしてp-TEOS膜9が形成される。この結果、MOSトランジスタと水分を含有する層間絶縁膜との間にアモルファスカーボン膜6が形成される。



【特許請求の範囲】

【請求項1】 機能素子と、この機能素子の上面部に形成された層間絶縁膜とを備えた半導体装置において、前記機能素子と前記層間絶縁膜との間にアモルファスカーボン膜を備えたことを特徴とする半導体装置。

【請求項2】 前記機能素子はMOS型トランジスタであることを特徴とする請求項1記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は多層配線構造を有する半導体装置に関し、特に機能素子の信頼性の向上が図られた半導体装置に関するものである。

【0002】

【従来の技術】 近年、複雑な工程を組み合わせた多層配線構造が一般的に用いられているが、LSIの高集積化に伴い、メタル配線間のスペースが狭まっている。このため、層間絶縁膜をメタル配線間に十分埋め込むことが困難になってきている。

【0003】 この問題を解決するために、p-TEOS膜や O_2 -TEOS膜と、SOG膜とを積層して組み合わせた層間絶縁膜が用いられている。p-TEOS膜は、TEOS（テトラエトキシシラン）を原料としたプラズマCVD法によって得られる酸化膜であり、ステップカバレージは良い。また、 O_2 -TEOS膜は、TEOSと O_2 を原料とした熱CVD法によって得られる酸化膜であり、埋め込み性は良い。また、SOG（Spin on Glass）膜はガラス溶液を基板表面に回転塗布することによって得られる膜であり、膜表面の平坦化に用いられる。このような層間絶縁膜によれば、狭いメタル配線間の埋め込み性が向上する。

【0004】

【発明が解決しようとする課題】 しかし、このような層間絶縁膜を用いることにより、形状の面では良好な埋め込み性が得られるが、この層間絶縁膜の下層部に機能素子例えばトランジスタが形成される場合には新たな問題が生じる。つまり、トランジスタの相互コンダクタンス g_m の値が低下したり、また、しきい値電圧 V_{th} がシフトしたりしてトランジスタ特性が悪化してしまう。この原因は、上述のp-TEOS膜、 O_2 -TEOS膜およびSOG膜のいずれも、従来層間絶縁膜に用いられているp-SiO膜に比べて含有水分量が多く、また、水分透過性が高いため、膜中の水分がこの膜の下層部にある機能素子にまで達するためと考えられる。従来層間絶縁膜に用いられているこのp-SiO膜は、SiH₄を原料としたプラズマCVD法による酸化膜である。

【0005】 また、この問題を解決するために、上述したp-TEOS膜の下層にこのp-SiO膜を形成することも考えられるが、水分の透過を阻止するのに十分な効果を達成するには、膜厚を数千オングストローム程度に厚くしなければならない。この結果、もともとの課題

であった埋め込み性の劣化が再び問題となる。この埋め込み性の劣化により、狭いメタル配線間に空洞部が生じ、メタル配線間および多層配線間の耐絶縁性の信頼度は低下してしまう。

【0006】 本発明はこのような問題点を解決し、埋め込み性を劣化させることなく、かつ、機能素子の特性が良好に保てる層間絶縁膜を備えた半導体装置を提供することを目的とする。

【0007】

10 【課題を解決するための手段】 このために本発明は、機能素子と、この機能素子の上面部に形成された層間絶縁膜とを備えた半導体装置において、機能素子と層間絶縁膜との間にアモルファスカーボン膜を備えたことを特徴とするものである。

【0008】 また、上記機能素子がMOS (Metal Oxide Semiconductor) 型トランジスタであることを特徴とするものである。

【0009】

20 【作用】 アモルファスカーボン膜は化学式で C_xH_y と表現され、その膜中には、“C-H”結合と“C-”のダングリングボンド（未結合手）とが存在する。このダングリングボンドは水と反応するため、アモルファスカーボン膜の水分に対する透過性は低下し、水分阻止能力が高くなる。

【0010】 また、このアモルファスカーボン膜は非晶質で緻密であり、この水分阻止能力は十分に薄い膜厚で発揮される。

【0011】

30 【実施例】 図1は本発明の一実施例による半導体装置を製造する方法を示す工程断面図である。

【0012】 p型シリコン基板1に素子分離用シリコン酸化膜2がロコス（LOCOS）法によって形成される。その後、図示しないゲート酸化膜にタングステンシリコン膜が積層され、 $0.5\mu m$ 幅のゲート電極3が形成される。次に、このゲート電極3をマスクにしたイオン注入が行われ、図示しないソース領域およびドレイン領域が形成される。この結果、MOSトランジスタが機能素子として形成される。次に、シリコン酸化膜が基板全面に堆積され、第1層間酸化膜4が形成される。その後、この第1層間酸化膜4上にAl（アルミニウム）合金膜が蒸着され、フォトリソグラフィ技術によってパターンニングされる。このパターンニングによって第1メタル配線5が形成される（図1（a）参照）。

40 【0013】 次に、基板全面にアモルファスカーボン膜6が形成される（同図（b）参照）。このアモルファスカーボン膜6は平行平板型のプラズマCVD装置を用いて形成される。その形成条件は、原料供給ガス流量がメタン100sccm、水素20sccmであり、装置内圧力が1torr、RF出力が300W、成膜温度が400℃、成膜時間が90秒である。この形成条件で得ら

れたアモルファスカーボン膜6の膜厚は約800オングストロームであった。

【0014】次に、このアモルファスカーボン膜6上にp-TEOS膜7が形成される。さらに、その後、SOG膜8が塗布されてエッチバックされる(同図(c)参照)。最後に、キャップとしてp-TEOS膜9が形成され、平坦化プロセスが終了する(同図(d)参照)。

【0015】この後、このp-TEOS膜9上に上述した第1メタル配線と同様にして図示しない第2メタル配線が形成される。そして、この第2メタル配線上に図示

しないパッシベーション膜が形成される。
【0016】このように形成された本実施例による半導体装置の特性を比較するため、図2に製造工程断面図を示す従来の半導体装置を形成した。なお、同図において、図1と同一または相当する部分には同一符号を付してその説明は省略する。この従来の半導体装置は、p-TEOS膜7の下層にアモルファスカーボン膜6が形成されていない点のみにおいて、本実施例による半導体装置と相違している。なお、図示していないが、p-TEOS膜9上に第2メタル配線およびパッシベーション膜

が本実施例と同様に形成されている。
【0017】次に、このような本実施例の半導体装置におけるMOSトランジスタと、上記従来の半導体装置におけるMOSトランジスタとが持つそれぞれのホットキャリア寿命を測定した。このホットキャリア寿命を測定することにより、アモルファスカーボン膜6が備える耐透水性を評価することができる。つまり、MOSトランジスタ動作時におけるホットキャリアの寿命が、本実施例によるMOSトランジスタの方が長い場合には、アモルファスカーボン膜6の耐透水性は良好であると評価できる。一方、このホットキャリア寿命が本実施例によるMOSトランジスタの方が短い場合には、アモルファスカーボン膜6が備える耐透水性が良くないものと評価できる。

【0018】また、この測定におけるホットキャリア寿命は、MOSトランジスタの相互コンダクタンス g ($=dI_d/dV_g$) から次のように算出した。まず、所定のドレイン電圧 V_d を印加した状態で、ゲート電圧 V_g の変化に対するドレイン電流 I_d の変化を測定する。そして、このゲート電圧変化に対するドレイン電流変化の特性グラフから、相互コンダクタンス g の最大値 g_{max} を求める。次に、基板電流が最大になるDCストレスを一定時間トランジスタに印加する。その後再び、所定のドレイン電圧 V_d を印加した状態で、ゲート電圧 V_g の変化に対するドレイン電流 I_d の変化を測定する。そして、この測定結果から相互コンダクタンス g の最大値 g_{max} を求める。そして、次式から相互コンダクタンス g の最大値の低下する割合を百分率[%]で求める。

【0019】 $\{(g_{max} - g_{min}) / g_{max}\} \times 100$

このような百分率の測定を上記DCストレスの印加時間を変化させて繰り返し行い、印加するストレス時間の変化に対する相互コンダクタンスの最大値の低下する割合の変化を求めた。この測定結果から、相互コンダクタンス g が10%劣化するの、本実施例におけるMOSトランジスタでは25.5年であり、上記従来のMOSトランジスタでは4.9年であることがわかった。このことから、本実施例による層間絶縁膜を備えた半導体装置では、従来の層間絶縁膜を備えた半導体装置よりも高い耐透水性を持ち、層間絶縁膜の下層部に形成されたMOSトランジスタへの水分の拡散浸透が有効に抑制されることがわかった。

【0020】すなわち、アモルファスカーボン膜6は、メタン等の炭化水素と水素との混合ガスがプラズマによって分解、励起されて膜形成されるものであり、その構造は非晶質で緻密であり、膜の安定性、耐薬品性は非常に良い。化学式は C_xH_y で表現され、膜中には“C-H”結合と“C-”のダングリングボンドとが存在する。このダングリングボンドが層間絶縁膜中に含まれる水と反応するため、アモルファスカーボン膜6の水分に対する透過性は低下する。このため、アモルファスカーボン膜6の下層部に存在するMOSトランジスタへ水が拡散浸透することはなくなり、トランジスタ特性の劣化が防止され、デバイスの信頼性が向上する。しかも、本実施例によって形成されたアモルファスカーボン膜6は層間絶縁膜に通常用いられるp-SiO膜の半分程度の厚さで耐透水性において同等の効果を有し、極薄い膜でも上述した水分阻止能力の効果が発揮される。このため、このアモルファスカーボン膜6を用いても、ステップカバレージの悪化やそれに伴う埋め込み性の劣化も起こさない。

【0021】このように本実施例による半導体装置によれば、アモルファスカーボン膜6がp-TEOS膜7の下層に形成されているため、水分透過性が低下し、トランジスタ劣化のない半導体装置が得られる。また、このアモルファスカーボン膜6は1000オングストローム以下の極薄い膜でも高い水分阻止能力を発揮するため、層間絶縁膜の堆積形状の劣化や、平坦性の劣化もない。

【0022】なお、このようなアモルファスカーボン膜の形成に用いる炭化水素は、メタン、エタン等の2重結合の無いものが良い。また、水素との混合比は、炭化水素/水素比で1.0~0.5の範囲であることが望ましい。また、アモルファスカーボン膜の膜厚は、必要とされる埋め込み性やトランジスタの信頼性で決定されるため、最適値は個々のデバイスにより調整する必要がある。

【0023】また、上記本実施例によるアモルファスカーボン膜の水分阻止能力を確認するため、次の実験も行った。

【0024】Si基板上に水分含有膜としてSOG膜を

5000オングストローム塗布した後、このSOG膜上にアモルファスカーボン膜を形成した。この形成条件は、成膜時間以外は上記実施例と同じである。つまり、平行平板型のプラズマCVD装置を用い、原料供給ガス流量がメタン100sccm、水素20sccmであり、装置内圧力が1torr、RF出力が300W、成膜温度が400℃、成膜時間が60秒である。この形成条件で得られたアモルファスカーボン膜の膜厚は上記実施例の約800オングストロームよりも薄い約500オングストロームであった。また、比較のため、上記のよう

にSi基板上にSOG膜を5000オングストローム塗布した後、このSOG膜上に通常の層間絶縁膜に用いられるp-SiO膜を500オングストローム形成したサンプルも作製した。

【0025】次に、これら各サンプルを500℃にまで加熱する間に、アモルファスカーボン膜、p-TEOS膜およびp-SiO膜のそれぞれを介してSOG膜から放出される水分量をMEA（モイストチュア・エボルーション・アナライザー）で解析した。以下の表1はこの解析結果を示している。

【0026】

【表1】

	500℃までの水分放出量
アモルファス膜	1.2μg
比較例のP-TEOS膜	36.2μg
比較例のP-SiO膜	16.2μg

【0027】上表に示されるように、アモルファスカーボン膜が各サンプル中において最も水分の透過が少ないことが確認された。この実験に用いたアモルファスカーボン膜の膜厚は本実施例のアモルファスカーボン膜6よりも薄い膜厚であるため、上記本実施例による半導体装置におけるアモルファスカーボン膜6の耐透水性はさらに良好であることが推認される。

【0028】

【発明の効果】以上説明したように本発明によれば、アモルファスカーボン膜中に存在するダングリングボンドは水と反応するため、アモルファスカーボン膜の水分に対する透過性は低下し、水分阻止能力が高くなる。また、このアモルファスカーボン膜は非晶質で緻密であり、この水分阻止能力は十分に薄い膜厚で発揮される。

【0029】このため、層間絶縁膜に水分が多量に含まれていても、この水分の機能素子への拡散浸透は、層間

20 絶縁膜と機能阻止との間に設けられたアモルファスカーボン膜によって阻止される。よって、機能素子の特性が劣化することなく、デバイスの信頼性は向上する。しかも、この水分素子能力はアモルファスカーボン膜が極薄い場合にも発揮されるため、ステップカバレッジの悪化やそれに伴う埋め込み性の劣化もない。

【図面の簡単な説明】

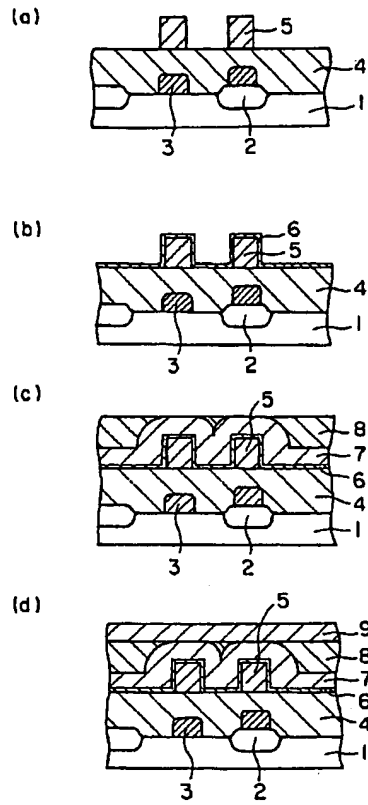
【図1】本発明の一実施例による半導体装置の製造工程断面図である。

【図2】従来の半導体装置の製造工程断面図である。

30 【符号の説明】

1…Si基板、2…絶縁分離用シリコン酸化膜、3…ゲート電極、4…第1層間酸化膜、5…第1メタル配線、6…アモルファスカーボン膜、7、9…p-TEOS膜、8…SOG膜。

【図1】



【図2】

